

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A) 平2-268484

⑫ Int.Cl.

H 05 K  
1/02  
1/11  
9/00

成別記号

P 8727-5E  
N 6736-5E  
R 7039-5E

序内整理番号

⑬ 公開 平成2年(1990)11月2日

審査請求 未請求 請求項の数 3 (全6頁)

⑭ 発明の名称 プリント回路基板

⑮ 特 願 平1-89740

⑯ 出 願 平1(1989)4月11日

⑰ 発明者 佐藤裕 愛知県尾張旭市晴丘町池上1番地 株式会社日立製作所旭工場内

⑱ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑲ 代理人 弁理士 秋本正実

明細書

1. 発明の名称

プリント回路基板

2. 特許請求の範囲

1. 基板の両面の互いに異なる位置に第一配線パターンと第二配線パターンとを形成し、かつ該第一配線パターンと第二配線パターンとを、基板の一方の面と他方の面とに適宜の大きさをもってたがい違いに形成した複数のパターン部と、その一方の面における各パターン部及び他方の面における各パターン部を接続するスルーホールとで構成し、かつ前記第一配線パターンにおける各パターン部と前記第二配線パターンにおける各パターン部との途中位置が基板の一方の面と他方の面とで互いに対向するとともに、第一配線パターンにおける各スルーホールと第二配線パターンにおける各スルーホールとが近傍位置にあることを特徴とするプリント回路基板。
2. 第一配線パターンにおける各パターン部と第二配線パターンにおける各パターン部のスルーホール

ホール径を除く位置と、基板の一方の面と他方の面との隅位置にたがい違いにかつ直線状に配列し、しかも第二配線パターンの各スルーホールを前記第一配線パターンの各スルーホールに対し近傍位置に配置することを特徴とする請求項1に記載のプリント回路基板。

3. 第一配線パターン及び第二配線パターンの各パターン部を、基板の一方の面と他方の面との隅位置にたがい違いに配置し、第一及び第二配線パターンの各パターン部の一端側のスルーホールに対し、これと隣り合うパターンの他端部を近傍位置に配置することを特徴とする請求項1に記載のプリント回路基板。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は電子機器、情報処理装置等に使用する電子回路を構成するプリント回路基板に係り、特に電磁ノイズを低減するのに好適なものに関する。【従来の技術】

近年、各種の電子機器、情報処理装置から発生

するノイズによる様々な障害が問題となっており、各国においては障害を防止するための基準が設定されるようになった。我が国においても、「情報処理装置等電波障害自主規制協議会(略称:VCCI)」が設立され、伝導ノイズと輻射ノイズに対して統一基準が設けられている。

従来、伝導ノイズと輻射ノイズのそれぞれに様々なノイズ低減対策が行われ、例えば輻射ノイズに対しては、「ここまできたEMC対策:昭和63年1月25日㈱大成社発行」や「ノイズ対策最新技術:1986年7月30日総合技術出版社発行」において一例が述べられているように様々な方法が試みられ、かつ適用されている。特に、「ここまできたEMC対策」の中の「回路実装におけるEMI削減」(第82頁から第89頁)で詳しく述べられているように、配線の方法、接地の方法、しゃへいの方法、フィルタの使用、ノイズ対策部品の採用等多種多様の対策が行われており、中でもプリント回路基板における配線に関する対策が最も重要な項目の一つとなっている。

があり、低インピーダンス化を実現するのがなかなか難しい問題がある。また、対策(2)及び(3)はそれぞれ専用の回路部品及びシールド部品を用いるので、それだけコストが高くつく問題がある。

本発明の目的は、前記従来技術の問題点に鑑み、専用の部品を用いなくとも輻射ノイズを確実に低減し得るプリント回路基板を提供することにある。  
【課題を解決するための手段】

上記目的は、基板の両面の互いに異なる位置に第一配線パターンと第二配線パターンとを形成し、かつ該第一配線パターンと第二配線パターンとを、基板の一方の面と他方の面とに適宜の長さをもってたがい違いに形成した複数のパターン部と、その一方の面における各パターン部及び他方の面における各パターン部を接続するスルーホールとで構成し、かつ前記第一配線パターンにおける各パターン部と前記第二配線パターンにおける各パターン部との途中位置が基板の一方の面と他方の面と互いに対向するとともに、第一配線パターンの各スルーホールと第二配線パターンの各スルーホールとが近傍位置にあるので、第一配線パターンと第二配線パターンとで燃り線を形成したこととなる。従って、例えば第一配線パターンに電流を印加すると、このパターンを通る電流によって該パターン側からこれと対向する第二配線パターンのパターン部側に向かう磁束が発生し、またそれらと隣り合う第一配線パターンのパターン部からこれと対向する第二配線パターンのパターン部に向かう磁束が発生し、しかもこれら二つ磁束が互いに反対方向の向きとなる。このため、双方の磁束は競り合う

上記「回路実装におけるEMI削減」において論じられているように、従来技術では、ノイズに対する対策として、(1) 配線を短くしたり太くしたりし、また電源・GNDラインと平行にしたりして、低インピーダンス化する、(2) フェライトビーズ、コモンモードチョーク、EMIフィルタ、コンデンサ等の対策部品を用いて信号内のノイズ低減をする。(3) シールドケースや多層化回路基板で信号配線をシールドする、ようしている。特に、前記対策(3)に関連するものには、例えば特開昭59-214287号公報や同じく62-213192号公報に示されるように、導電性遮蔽物や絶縁インクを用いたものが挙げられる。

#### 【発明が解決しようとする課題】

このように、上記に示す従来技術では、(1)、(2)、(3)の対策をとることによってノイズに対処している。

しかしながら、対策(1)は、装置を選定したときに、プリント基板や実装部品の大きさなどが制限されるので、例えば配線の引き回し方等に限界

ける各スルーホールとが近傍位置にあることに特徴を有する。

#### 【作用】

前述の如く、基板両面の互いに異なる位置に第一配線パターンと第二配線パターンとが形成され、かつ第一配線パターンにおける各パターン部と、第二配線パターンにおける各パターン部との途中位置が、基板の一方の面と他方の面とで互いに対向するとともに、第一配線パターンの各スルーホールと第二配線パターンの各スルーホールとが近傍位置にあるので、第一配線パターンと第二配線パターンとで燃り線を形成したこととなる。従って、例えば第一配線パターンに電流を印加すると、このパターンを通る電流によって該パターン側からこれと対向する第二配線パターンのパターン部側に向かう磁束が発生し、またそれらと隣り合う第一配線パターンのパターン部からこれと対向する第二配線パターンのパターン部に向かう磁束が発生し、しかもこれら二つ磁束が互いに反対方向の向きとなる。このため、双方の磁束は競り合う

位置にあって、互いに打ち消し合うこととなるので、外部へ洩れる磁界となるおそれがない。しかも、第一配線パターンは、第二配線パターンと寄生性結合するため、高周波インピーダンスが確実に下がり、ノイズ電流が小さくなる。また、第一配線パターンに磁束が印加され、第二配線パターンに他方の磁束が印加されると、双方の磁束が電流をそれぞれ発生しようとするが、この場合、一方の電流と他方の電流とが向き合う方向に流れようとして、互いに打ち消し合うので、第一配線パターンと第二配線パターンとには双方の磁束の影響による電流が発生するおそれがない結果、クロストークを改善し得る。その結果、専用の部品を用いなくとも輻射ノイズを確実に低減し得る効果がある。

さらに、第一配線パターンにおけるパターン部と、第二配線パターンにおけるパターン部との途中位置が、基板両面において互いに対向しているので、第一、第二の二層のパターンであるにも拘らず、基板両面におけるパターンの占有率を少な

くできる。

#### 【実施例】

以下、本発明の一実施例を第1図乃至第6図により説明する。第1図は本発明のプリント回路基板の一実施例を示す平面図、第2図は第1図の側面断面図、第3図及び第4図は第一配線パターンと第二配線パターンとの作用をそれぞれ示す説明図である。

実施例のプリント回路基板は、第1図及び第2図に示すように、基板1の裏面1a、1bの互いに異なる位置に第一配線パターン2と第二配線パターン3とが形成されている。基板1は例えば、ガラスエポキシ樹脂や低フェノール樹脂等で構成されている。

前記第一配線パターン2は、例えば主にクロック信号等のようにノイズ成分を含んだ信号を送するものであって、基板1の表面1aと裏面1bとに適宜の長さをもって互いに断続的にしかも直線状の凹列位置に配置され、かつ形成された複数のパターン部21a～21eと、基板1の裏面1bにおける各

パターン部21a、21c、21e及び基板1の裏面1aにおける各パターン部21b、21dを該パターンの長さ方向に沿って順次接続するスルーホール22とからなっている。さらに具体的に述べると、第2図に示すように、基板1の裏面1bにあるパターン部21aの末端と基板1の裏面1aにあるパターン部21bの一端とがスルーホール22によって接続され、またそのパターン部21bの末端と基板1の裏面1bにあるパターン部21cの一端とが接続され、以下同様にしてパターン部21c、21d、21eがスルーホール22によって連続的に接続されている。

前記第二配線パターン3は、例えば電源、GND等の安定電位に接続するものであって、基板1裏面1a、1bの前記第一配線パターン2と異なる位置にその第一配線パターン2と同様に形成されている。即ち、第二配線パターン3は、基板1の裏面1a、1bに、その裏面1aと裏面1bとで適宜の長さをもって互いに断続的にしかも直線的に形成され、かつ第1図に示すように上から見て△形からなる複数のパターン部31a～31eと、基板の裏

面1bにおける各パターン部31b、31d及び基板の裏面1aにおける各パターン部31a、31c、31dを該パターンの長さ方向に沿って連続的に接続するスルーホール32とからなっている。さらに具体的に述べると、基板1の裏面1aにあるパターン部31aの末端と基板1の裏面1bにあるパターン部31bの一端とがスルーホール32によって接続され、またそのパターン部31bの末端と基板1の裏面1aにあるパターン部31cの一端とが接続され、以下同様にしてパターン部31c、31d、31eがスルーホール32によって連続的に接続されている。

そして、前記第一配線パターン2におけるパターン部21a～21eと、第二配線パターン3におけるパターン部31a～31eとはその途中位置が、基板1の裏面1a、1bにおいて互いに対向している。即ち、第一配線パターン2におけるパターン部21aと第二配線パターン3におけるパターン部31aとが、スルーホール22、32部分を缺く位置で互いに対向し、またパターン部21bと31bが、パターン部21cと31cが、パターン部21dと31dが、パターン部

21aと31aがそれぞれ同様に対向している。従って、前記第一配線パターン2における各パターン部21a～21eと、第二配線パターン3における各パターン部31a～31eとは、それぞれのスルーホール21, 32部分を除く位置が基板1の表面1a, 1bにおいて互いに対向している。

また、第一配線パターン2における各パターン部21a～21e及びスルーホール22と、第二配線パターン3におけるスルーホール32部分を除く各パターン部31a～31eとの双方が、基板1の両面の四隅位置に配置され、かつ第二配線パターン3のそれぞれのスルーホール32が、第一配線パターン2のスルーホール22の近傍位置にある。即ち、スルーホール32はスルーホール22に対し、それぞれの配線パターンの長さ方向と直交する近傍位置にある。

実施例のプリント回路基板は、上記の如き構成よりなるので、次にその作用について述べる。

前述の如く、基板1の表面1a, 1bの互いに異なる位置に第一配線パターン2と第二配線パターン3とが形成され、かつ第一配線パターン2にお

けるパターン部21a～21eと、第二配線パターン3におけるパターン部31a～31eとの途中位置が、基板1の表面1a, 1bにおいて互いに対向しているので、第3図に示すように、第一配線パターン2と第二配線パターン3とで燃り線を形成することとなる。

このため、第一配線パターン2に矢印Aの如く電流を印加すると、例えば基板1の裏面1b側で流れれる第一配線パターン2のパターン部21aを通る電流により、矢印の如く、これと対向する第二配線パターン3のパターン部31a側に向かう磁束Bが発生する一方、これと競り合うそれぞれのパターン部21b及びパターン31b間においては、パターン部21bが基板1の表面1aに位置し、その電流の流れにより矢印の如く、これと対向するパターン部31b側へ向かう磁束Cが発生する。即ち、磁束A及びCは互いに反対方向の向きとなる。従って、磁束Bと磁束Cとは競り合う位置にあって、互いに打ち消し合うこととなるので、外部へ流れれる境界となるおそれがない。しかも、第一配線バ

ターン2は、第二配線パターン3と容量性結合するため、高周波インピーダンスが確実に下がるので、ノイズ電流が小さくなる。

また、第一配線パターン2に第4図に示す矢印の如く磁束Dが印加され、第二配線パターン3に磁束Eが印加されると、前記磁束Dが電流A<sub>1</sub>を、また前記磁束Eが電流A<sub>2</sub>をそれぞれ発生しようとするが、この場合、電流A<sub>1</sub>とA<sub>2</sub>とが向き合う方向に流れようとして、互いに打ち消し合うので、第一配線パターン2と第二配線パターン3とには磁束D, Eの影響による電流が発生するおそれがない結果、クロストークを改善し得る。

さらに、第一配線パターン2におけるパターン部21a～21eと、第二配線パターン3におけるパターン部31a～31eのスルーホール32側を除く位置が、基板1の表面と1aと裏面1bとにおいて同列位置に直線状に配列しているので、第一、第二の二個のパターンであるにもかかわらず、基板の両面1a, 1bにおけるパターンの占有率を少なくできる。しかも、第一配線パターン2を基板1の両面

において真直の板状にプリントでき、このため、第一配線パターン2を第二配線パターン3に比べ簡単に形成することができる。

第5図及び第6図は本発明の他の実施例を示している。

この場合、第一配線パターン2と第二配線パターン3とにおいては四個のパターン部21a～21d, 31a～31dが描かれている例を示している。この実施例は、第一、第二配線パターン2, 3の各パターン部21a～21d, 31a～31dがそれぞれの字形の四形状をしており、これら四形状の各パターン部21a～21d, 31a～31dはそれぞれの一端側のスルーホール22, 32を除く位置が基板1の表面1a及び裏面1bの四隅位置に配列されている。しかも各パターン部の21a～21d, 31a～31d他端側のスルーホール22, 32は、競り合うパターン部の一端側のスルーホールに対し近傍位置に配置されている。即ち、パターン部31aの他端側スルーホール32が、パターン部21bの一端側のスルーホール22に対し基板1の同一面上で配線パターンの長さ方向に沿

って直交する近傍位置にあり、パターン21bの他端側のスルーホール22がパターン31cの一端側のスルーホール32に対し同様の近傍位置にあり、以下同様にして各パターン部が形成される。

この実施例によれば、第一配線パターン2と第二配線パターン3とが異形状であり、かつ基板1の表面と裏面とで互いに180度回した位置となるので、配線パターンの形状設定がそれだけ容易となる。

#### 【発明の効果】

以上述べたように、本発明の請求項1によれば、基板の両面の互いに異なる位置に第一配線パターンと第二配線パターンとを形成し、かつ該第一配線パターンと第二配線パターンとを、基板の一方の面と他方の面とに適宜の長さをもってたがい遠いに形成した複数のパターン部と、その一方の面における各パターン部及び他方の面における各パターン部を接続するスルーホールとで構成し、かつ前記第一配線パターンにおける各パターン部と前記第二配線パターンにおける各パターン部との

途中位置が基板の一方の面と他方の面とで互いに対向するとともに、第一配線パターンのスルーホールと第二配線パターンのスルーホールとが近傍位置にあり、第一配線パターンと第二配線パターンとで燃り線を形成するようにしたので、ノイズの多い配線パターンに電流を洗すことによって磁束が発生しても、その磁束と調り合う位置に生じる磁束が互いに打ち消し合い、輻射ノイズを抑えることができる結果、専用の部品を用いなくとも輻射ノイズを確実に低減でき、また安価にできる効果があり、また磁束の影響によって電流が生じても、その電流を、調り合う磁束によって発生する電流で打ち消すことができる結果、クロストークを改善し得る効果もある。

また本発明の請求項2によれば、第一配線パターンにおける各パターン部と第二配線パターンにおける各パターン部のスルーホール側を隙く位置とを、基板の一方の面と他方の面との両列位置に直線状に配列しているので、第一、第二の二種のパターンであるにもかかわらず、基板の両面にお

ける配線パターンの占有率を少なくでき、しかも第一配線パターンを基板1の両面において直線の線状にプリントでき、第一配線パターンを簡単に形成することができる。

さらに本発明の請求項3によれば、第一配線パターンにおける各パターン部の一端側を隙く位置と第二配線パターンにおける各パターン部の他端側を隙く位置とを、基板の一方の面と他方の面との両列位置に配置し、前記第一配線パターンの各パターン部の一端側のスルーホールに対し第二配線パターンの各パターン部の他端側のスルーホールを近傍位置に配置し、第一配線パターンと第二配線パターンとが異形状であって、基板の一方の面と他方の面とで逆向きの位置形態となるように構成したので、配線パターンの形状設定が容易となる効果がある。

#### 4. 図面の簡単な説明

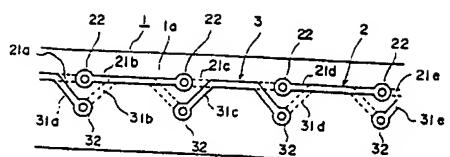
第1図は本発明のプリント回路基板の一実施例を示す平面図、第2図は第1図の側面断面図、第3図及び第4図は第一配線パターンと第二配線バ

ターンとの作用をそれぞれ示す説明図、第5図は本発明のプリント回路基板の他の実施例を示す平面図、第6図は第5図の側面断面図である。

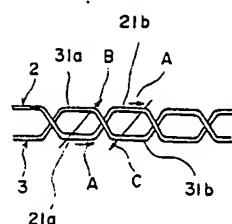
1…基板、1a…基板の表面、1b…基板の裏面、  
2…第一配線パターン、21a～21e…パターン部、  
22…第一配線パターンのスルーホール、3…第二配線パターン、31a～31e…パターン部、32…第二配線パターンのスルーホール。

代理人弁理士 秋本正実

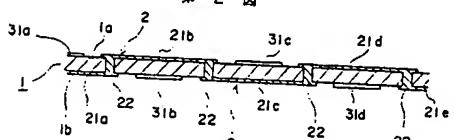
第1図



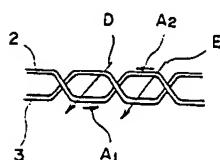
第3図



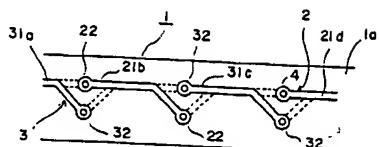
第2図



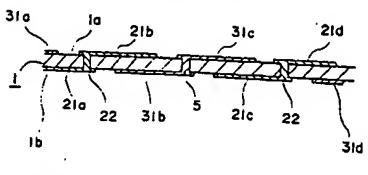
第4図



第5図



第6図



1 ……基底  
1a ……基底の表面  
1b ……基底の裏面  
2 ……第一記憶パターン  
21a～21e ……パターン部  
3 ……第二記憶パターン  
31a～31e ……パターン部  
32 ……第二記憶パターンのスレーブ  
22 ……第一記憶パターンのスレーブ  
32 ……第二記憶パターンのスレーブ